

УДК 621.382

УСТРОЙСТВО ДЛЯ ПОДГОНКИ ТОЛСТОПЛЁНОЧНЫХ РЕЗИСТОРОВ МЕТОДОМ ФАКЕЛЬНОГО РАЗРЯДА

© 2014 С.В. Тюлевин, М.Н. Пиганов, Г.П. Шопин, А.В. Столбиков

Самарский государственный аэрокосмический университет имени академика С.П. Королёва (национальный исследовательский университет)

Поступила в редакцию 17.03.2014

Описано устройство для подгонки толстоплёночных резисторов к номинальному значению методом факельного разряда. Приведена структурная схема устройства. Рассмотрен принцип его работы. Устройство позволяет повысить точность и расширить функциональные возможности процесса подгонки.

Ключевые слова: *подгонка, толстоплёночный резистор, точность*

Типовой технологический процесс изготовления толстоплёночных плат микросборок не обеспечивает высокой точности толстоплёночных резисторов. Разброс сопротивлений по плате, как правило, превышает $\pm 10\%$. Для обеспечения требуемой точности сопротивлений плёночных резисторов используют подгонку к номинальному значению. В [1, 2] описаны устройства для подгонки толстоплёночных резисторов методом факельного разряда. Недостатками данных устройств являются низкая точность и ограниченные функциональные возможности, связанные с тем, что в процессе подгонки они не исключают образования дефектов в резистивной пленке из-за превышения допустимого уровня энергии факельного разряда, не обеспечивают регулировки этого уровня для ряда материалов, не обеспечивают повторного включения разряда и не позволяют автоматически задавать энергию факельного разряда в зависимости от температуры испарения резистивной пленки.

Цель работы: повышение точности и расширение функциональных возможностей процесса подгонки.

Тюлевин Сергей Викторович, кандидат технических наук, доцент кафедры конструирования и технологии электронных систем и устройств. E-mail: kipres@ssau.ru

Пиганов Михаил Николаевич, доктор технических наук, профессор кафедры конструирования и технологии электронных систем и устройств. E-mail: piganov@ssau.ru

Шопин Геннадий Павлович, кандидат технических наук, доцент кафедры конструирования и технологии электронных систем и устройств

Столбиков Александр Владимирович, инженер кафедры конструирования и технологии электронных систем и устройств

Принцип работы устройства подгонки.

Структурная схема предлагаемого устройства приведена на рис. 1. Устройство содержит первый источник опорного напряжения 1, устройство сравнения 2, измеритель сопротивления 3, дифференцирующее устройство 4, аналого-цифровой преобразователь (АЦП) 5, блок выделения абсолютного значения напряжения 6, компаратор 7, второй источник опорного напряжения 8, регистр сдвига 9, ждущий одновибратор 10, элементы И 11-1 ... 11-n, цифро-аналоговый преобразователь (ЦАП) 12, генератор факельного разряда 13, коммутатор 14, рабочие электроды 15-1 ... 15-n, подгоняемый резистор 16, подложкодержатель 17. В устройстве последовательно соединены подгоняемый резистор 16, измеритель сопротивления 3, устройство сравнения 2 и АЦП 5, а также ЦАП 12, генератор факельного разряда 13 и коммутатор 14. Выход первого источника опорного напряжения 1 связан с первым входом устройства сравнения 2. Первый вход каждого из элементов И 11-1 ... 11-n подключен к одноименному выходу АЦП 5, а выход каждого из них связан с одноименным входом ЦАП 12 и одноименным управляющим входом коммутатора 14, каждый из выходов которого подключен к одноименному рабочему электроду 15-1 ... 15-n.

Рабочие электроды 15-1 ... 15-n имеют индивидуальный установочный зазор между вершиной излучающего конуса и поверхностью резистора 16, закрепленного на подложкодержателе 17. Второй вход каждого из элементов И 11-1 ... 11-n подключен к одноименному выходу регистра сдвига 9. В устройстве дополнительно введены последовательно соединенные дифференцирующее устройство 4, блок выделения абсолютного значения напряжения 6, компаратор 7 и ждущий одновибратор 10. Выход второго

источника опорного напряжения 8 подключен ко второму входу компаратора 7. Вход дифференцирующего устройства 4 подключен также к выходу измерителя сопротивления 3.

Управляющий вход измерителя сопротивления 3 и вход регистра сдвига 9 объединены и подключены к выходу ждущего одновибратора 10.

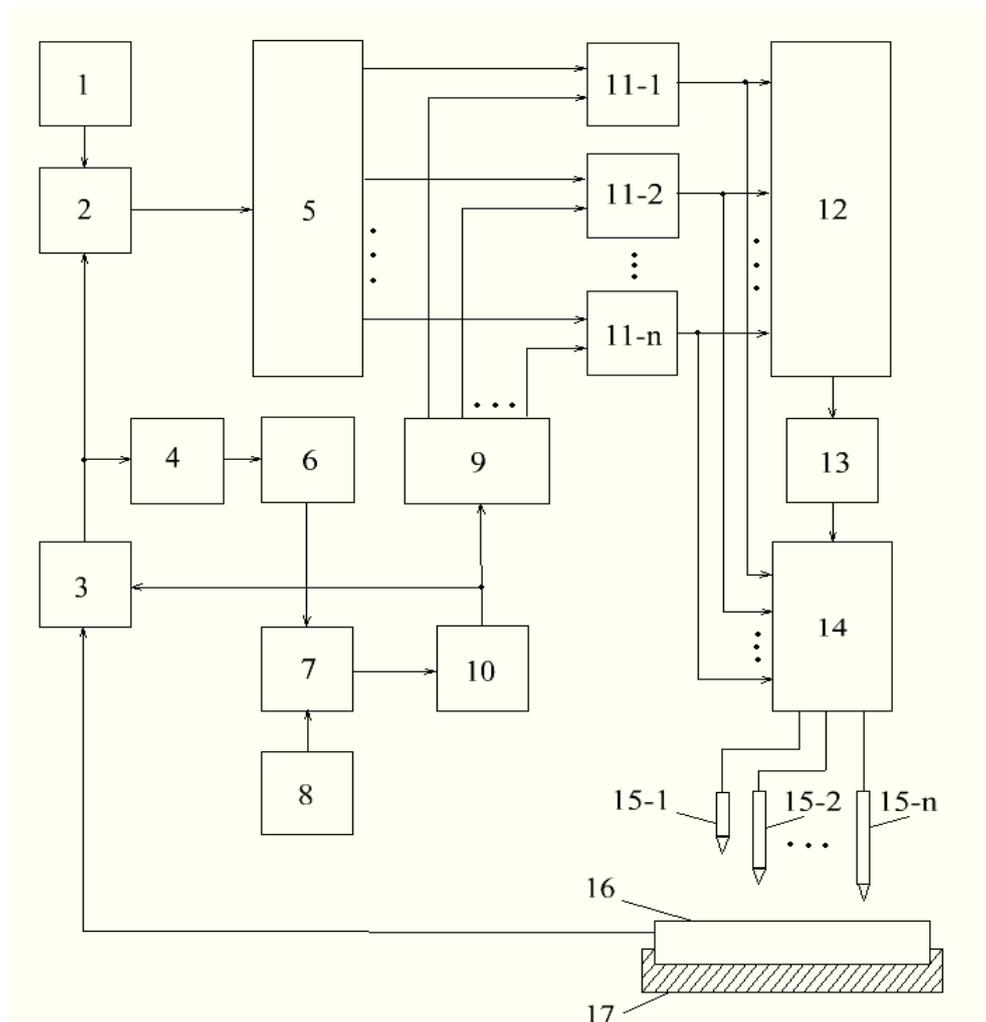


Рис. 1. Структурная схема устройства для подгонки толсто пленочных резисторов

Устройство работает по двухтактной схеме следующим образом. В течение первого такта с помощью измерителя сопротивления 3 измеряется сопротивление подгоняемого резистора 16. При этом измеритель сопротивления 3 формирует постоянное напряжение, пропорциональное этому сопротивлению, которое сохраняется на протяжении двух тактов. Команда об измерении значения подгоняемого резистора и поддержании неизменным полученного уровня выходного напряжения измерителя сопротивления 3 подается от ждущего одновибратора 10. Его выходные сигналы имеют прямоугольную форму. При «нулевых» уровнях этих импульсов (первый такт) в устройстве для подгонки резисторов происходит измерение сопротивления подгоняемого резистора 16 и формирование пропорционального ему выходного напряжения измерителя 3. Вместе оба эти процесса занимают незначительную часть первого такта, поэтому большая часть

первого такта и весь второй такт (т.е. практически два такта) на выходе измерителя сопротивления 3 поддерживается сформированное постоянное напряжение. Измеритель сопротивления 3, формирующий напряжение, пропорциональное величине сопротивления, может быть реализован на базе мостовой схемы или готового цифрового измерителя сопротивления.

В устройстве сравнения 2 реализованном на базе вычитателя напряжения, определяется разность выходных напряжений измерителя сопротивления 3 и источника опорного напряжения 1 (последнее пропорционально предельному значению сопротивления подгоняемого резистора 16). АЦП 5 формирует цифровой код, пропорциональный его входному напряжению (разностному сигналу на выходе устройства сравнения 2). АЦП 5 содержит n разрядов, причем «вес» каждого последующего разряда, начиная со второго, меньше предыдущего в два раза.

В первоначальный момент работы устройства для подгонки резисторов на первом выходе регистра сдвига 9 формируется логическая «1», которая поступает на второй вход элемента И 11 - 1, пропуская тем самым на выход элемента И 11-1 сигнал, содержащийся на первом выходе АЦП 5. Если выходной сигнал элемента И 11 - 1 - есть логическая «1», (она поступает на первый вход ЦАП 12), то в течение второго такта на выходе ЦАП 12 поддерживается постоянное напряжение, пропорциональное «весу» его первого (старшего) разряда. Одновременно с поступлением логической «1» на первый вход ЦАП 12 и включением генератора факельного разряда 13 происходит ее подача и на первый управляющий вход коммутатора 14, в результате чего выход генератора факельного разряда 13 через коммутатор 14 оказывается подключенным к первому рабочему электроду 15-1. Между вершиной излучающего конуса рабочего электрода 15-1 и подгоняемым резистором 16 возникает факельный разряд, что приводит к испарению материала резистора и увеличению его сопротивления. Если выходной сигнал элемента И 11-1 – есть логический «0» (он поступает на первые входы ЦАП 12 и коммутатора 14), то на выходе ЦАП 12 формируется нулевое значение напряжения. При этом включение генератора факельного разряда 13 и коммутация его выходного сигнала на первый рабочий электрод 15-1 не производится.

После выключения генератора факельного разряда 13 (по окончании первого выжигания) происходит остывание резистивного материала, при этом сопротивление подгоняемого резистора 16 со временем изменяется. Оно падает, если резистор имеет положительный ТКС, или возрастает, если ТКС отрицательный. В соответствии с этим изменяется уровень выходного напряжения измерителя сопротивления 3. В свою очередь на выходе дифференцирующего устройства 4 формируется напряжение, пропорциональное скорости изменения выходного напряжения измерителя сопротивления 3, а значит пропорциональное и скорости изменения сопротивления подгоняемого резистора 16. При этом для резисторов с положительным ТКС это напряжение будет отрицательным, а для резисторов с отрицательным ТКС – положительным. Для осуществления подгонки резисторов независимо от знака ТКС блок выделения абсолютного значения напряжения б приводит выходной сигнал дифференцирующего устройства 4 к одной (положительной) полярности. По мере остывания резистивного материала абсолютное значение скорости остывания, а значит и выходное напряжение блока б, падают. Компаратор 7 сравнивает выходное напряжение блока выделения

абсолютного значения напряжения б и выходное напряжение второго источника опорного напряжения 8 (последнее пропорционально нижнему пределу скорости изменения сопротивления подгоняемого резистора 16, еще учитываемой при подгонке) и формирует на своем выходе логический «0», если первое напряжение больше второго. Это соответствует ситуации, когда текущая скорость изменения сопротивления подгоняемого резистора 16 оказывается выше минимально учитываемой, то есть подгоняемый резистор еще не остыл и начинать новый цикл подгонки нельзя. На выходе ждущего одновибратора 10 формируется логический «0», препятствующий перемещению логической «1» на второй выход регистра сдвига 9. Если выходное напряжение блока выделения абсолютного значения напряжения б (по мере остывания резистора 16) оказывается меньше выходного напряжения второго источника опорного напряжения 8, то на выходе компаратора 7 формируется логическая «1». Это соответствует ситуации, когда текущая скорость изменения сопротивления подгоняемого резистора 16 оказывается ниже минимально учитываемой, то есть подгоняемый резистор практически остыл (или не был нагрет) и можно начинать новый цикл подгонки. С приходом логической «1» с выхода компаратора 7 на вход ждущего одновибратора 10 на его выходе формируется прямоугольный импульс. Этот импульс поступает на вход регистра сдвига 9 и осуществляет перемещение логической «1» на его второй выход. При этом длительность процесса выжигания задается длительностью выходных импульсов регистра сдвига 9. Если цифровой код на выходах АЦП 5 содержит логическую «1» во втором разряде, то с перемещением логической «1» во время второго такта на второй выход регистра сдвига 9 включается генератор факельного разряда 13.

Одновременно с поступлением логической «1» на второй вход ЦАП 12 и включением генератора факельного разряда 13 происходит ее подача на второй управляющий вход коммутатора 14, в результате чего выход генератора факельного разряда 13 через коммутатор 14 оказывается подключенным ко второму рабочему электроду 15 - 2. Между вершиной излучающего конуса рабочего электрода 15 - 2 и подгоняемым резистором 16 возникает факельный разряд, что приводит к испарению материала резистора и увеличению его сопротивления. Энергия генератора факельного разряда 13, соответствующая «весу» второго разряда, такова, что приращение сопротивления резистора 16 будет в два раза меньше, чем в случае использования энергии, соответствующей «весу» первого разряда.

Необходимо отметить, что процесс остывания резистивного материала подгоняемого резистора 16 после второго цикла подгонки идет быстрее, чем после первого, вследствие использования меньшей энергии факельного разряда, поэтому длительность временного интервала между вторым и третьим циклами будет меньше, чем между первым и вторым. При переходе к новым циклам подгонки каждый последующий временной интервал будет меньше предыдущего. В дальнейшем цикл контроля сопротивления подгоняемого резистора 15 и выжигание части его слоя многократно повторяется: каждый раз по сравнению с предыдущим циклом обеспечивается меньшее (в 2 раза) приращение сопротивления при наличии логической "1" в соответствующем разряде.

Выводы: преимуществами устройства по сравнению с известными являются повышенные точность и производительность подгонки, что проявляется в наибольшей степени в области малых приращений сопротивления. Это достигается путем введения дифференцирующего устройства 4, блока выделения абсолютного значения напряжения 6, компаратора 7, второго источника опорного напряжения 8 и ждущего одно-

вибратора 10. Указанные блоки обеспечивают учёт температурных изменений подгоняемого сопротивления 16 и формирование временного интервала минимально необходимой длительности между двумя циклами выжигания (учитывающего время остывания пленки и уменьшающегося с ростом номера разряда), в соответствии с чем устройство производит подгонку.

СПИСОК ЛИТЕРАТУРЫ:

1. *Пиганов, М.Н.* Подгонка сопротивления толсто пленочных резисторов методом факельного разряда / *М.Н. Пиганов, А.В. Волков* // Техника средств связи. Сер. Технология производства и оборудование. 1985. Вып. 2. С. 29-35.
2. *Пиганов, М.Н.* Автоматизированная установка для подгонки толсто пленочных резисторов / *М.Н. Пиганов, Н.И. Буров, И.В. Лофицкий* // Техника средств связи. Сер. Технология производства и оборудование. 1989. Вып. 2. С. 50-53.
3. *Пиганов, М.Н.* Пат. 2371797. Российская Федерация, МПК H01C 17/22. Устройство для подгонки толсто пленочных резисторов / *М.Н. Пиганов, Г.П. Шопин, А.В. Столбиков*; заявитель и патентообладатель: Самарский государственный аэрокосмический университет. №2008127155/09; заявл. 03.07.2008, опубл. 27.10.2009. Бюл. №30. 9 с.

THE DEVICE FOR ADJUSTMENT THE THICK-FILM RESISTORS BY TORCH DISCHARGE METHOD

© 2014 S.V. Tyulevin, M.N. Piganov, G.P. Shopin, A.V. Stolbikov

Samara State Aerospace University named after academician S.P. Korolyov
(National Research University)

The device for adjustment the thick-film resistors to rated value by torch discharge method is described. The block diagram of the device is provided. The principle of its work is considered. The device allows to increase accuracy and to expand functionality of adjustment process.

Key words: *adjustment, thick-film resistor, accuracy*

Sergey Tyulevin, Candidate of Technical Sciences, Associate Professor at the Construction and Technology oh Electronic Systems and Devices Department. E-mail: kipres@ssau.ru
Mikhail Piganov, Doctor of Technical Sciences, Professor at the Construction and Technology oh Electronic Systems and Devices Department. E-mail: piganov@ssau.ru
Gennagiy Shopin, Candidate of Technical Sciences, Associate Professor at the Construction and Technology oh Electronic Systems and Devices Department
Alexander Stolbikov, Engineer at the Construction and Technology oh Electronic Systems and Devices Department